

METHOD FOR MANUFACTURING NITRIDE SYSTEM III-V GROUP COMPOUND SEMICONDUCTOR

Patent number: JP2003257998
Publication date: 2003-09-12
Inventor: NANISHI YASUYUKI; TERAGUCHI NOBUAKI; SUZUKI AKIRA
Applicant: SHARP KK; RITSUMEIKAN
Classification:
- international: **H01L21/205; H01L21/302; H01L21/338; H01L29/778; H01L29/812; H01L21/02; H01L29/66; (IPC1-7): H01L21/338; H01L21/205; H01L21/302; H01L29/778; H01L29/812**
- european:
Application number: JP20020054387 20020228
Priority number(s): JP20020054387 20020228

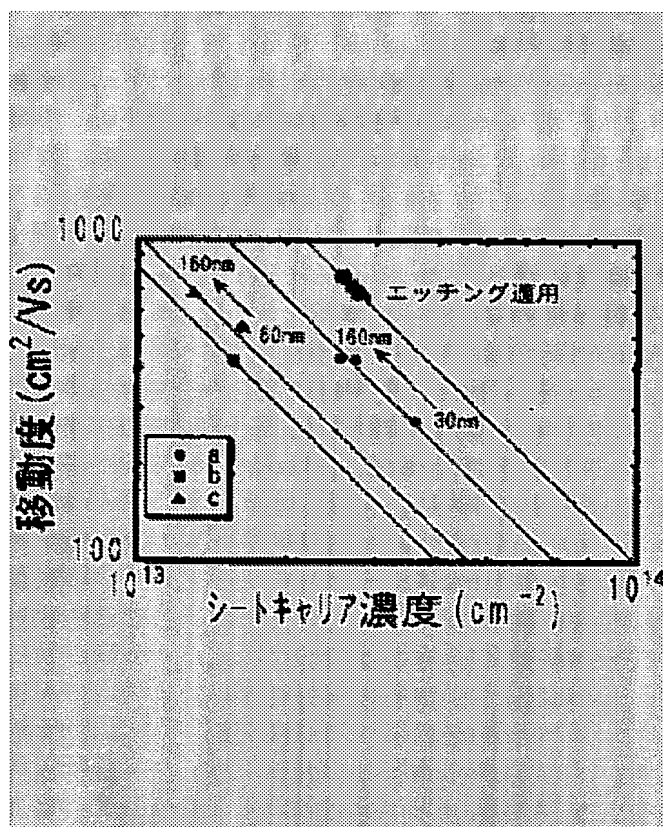
Report a data error here

Abstract of JP2003257998

PROBLEM TO BE SOLVED: To manufacture a nitride system III-V group compound semiconductor device whose crystallinity, electric characteristics and reproducibility are excellent.

SOLUTION: A method for manufacturing a nitride system III-V group compound semiconductor device comprises a process for etching an SiC substrate by hydrogen chloride or an inert gas in a hydrogen atmosphere by using SiC as substrate materials, a process for forming an AlN layer on the SiC substrate, a process for forming a GaN layer having resistivity ranging from 1 [Ω] cm to 1×10^5 [Ω] cm on the AlN layer, a process for forming an undoped GaN layer on the GaN layer, a process forming an undoped AlGaIn layer on the GaN layer, and a process for forming an Si-doped AlGaIn layer on the AlGaIn layer.

COPYRIGHT: (C)2003,JPO



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-257998

(P2003-257998A)

(43) 公開日 平成15年9月12日 (2003.9.12)

(51) Int.Cl. ⁷	識別記号	F I	デマコト* (参考)
H 0 1 L 21/338		H 0 1 L 21/205	5 F 0 0 4
21/205		21/302	2 0 1 A 5 F 0 4 6
21/302	2 0 1	29/80	H 5 F 1 0 2
29/778			
29/812			

審査請求 未請求 請求項の数 7 O L (全 7 頁)

(21) 出願番号 特願2002-54387 (P2002-54387)

(22) 出願日 平成14年2月28日 (2002.2.28)

(出願人による申告) 国等の委託研究の成果に係る特許出願 (平成13年度新エネルギー・産業技術総合開発機構地域新生コンソーシアム研究開発事業委託研究、産業活性再生特別措置法第30条の適用をうけるもの)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(71) 出願人 593006630

学校法人立命館

京都府京都市北区等持院北町56番地の1

(72) 発明者 名西 ▲やす▼之

滋賀県草津市野路東1-1-1立命館大学

びわこ・くさつキャンパス理工学部内

(74) 代理人 100065248

弁理士 野河 信太郎

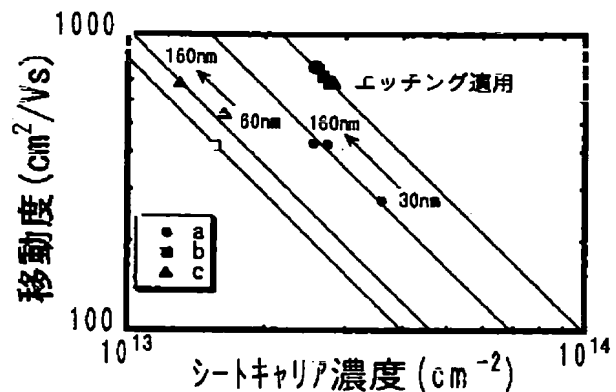
最終頁に続く

(54) 【発明の名称】 窒化物系 III-V 族化合物半導体装置の製造方法

(57) 【要約】

【課題】 結晶性・電気的特性及び再現性に優れた窒化物系 III-V 族化合物半導体装置を製造することを課題とする。

【解決手段】 窒化物系 III-V 族化合物半導体装置において、基板材料として SiC を用い、該 SiC 基板を、水素雰囲気中、塩化水素又は不活性ガスでエッチングする工程を経た後、該 SiC 基板上に AlN 層を形成する工程と、更にその上に比抵抗 $1 \Omega \text{cm}$ 以上 $1 \times 10^5 \Omega \text{cm}$ 以下を有する GaN 層を形成する工程と、更にその上にアンドープ GaN 層を形成する工程と、更にその上にアンドープ AlGaIn 層を形成する工程と、更にその上に Si ドープ AlGaIn 層を形成する工程を含む窒化物系 III-V 族化合物半導体装置の製造方法により上記課題を解決する。



【特許請求の範囲】

【請求項1】 窒化物系III-V族化合物半導体装置において、基板材料としてSiCを用い、該SiC基板を、水素雰囲気中、塩化水素又は不活性ガスでエッチングする工程を経た後、該SiC基板上にAlN層を形成する工程と、更にその上に比抵抗 $1\Omega\text{cm}$ 以上 $1\times 10^5\Omega\text{cm}$ 以下を有するGaN層を形成する工程とを含む窒化物系III-V族化合物半導体装置の製造方法。

【請求項2】 窒化物系III-V族化合物半導体装置において、基板材料としてSiCを用い、該SiC基板を、水素雰囲気中、塩化水素又は不活性ガスでエッチングする工程を経た後、該SiC基板上にAlN層を形成する工程と、更にその上に比抵抗 $1\Omega\text{cm}$ 以上 $1\times 10^5\Omega\text{cm}$ 以下を有するGaN層を形成する工程と、更にその上にアンドープGaN層を形成する工程と、更にその上にアンドープAlGaN層を形成する工程とを含む窒化物系III-V族化合物半導体装置の製造方法。

【請求項3】 前記水素雰囲気中でエッチングする工程において、塩化水素又は不活性ガスの濃度が、0.1%以上5%以下(体積%)であることを特徴とする請求項1又は2に記載の窒化物系III-V族化合物半導体装置の製造方法。

【請求項4】 前記水素雰囲気中でエッチングする工程において、エッチング時の基板温度が、 1000°C 以上 1800°C 以下であることを特徴とする請求項1～3のいずれか1つに記載の窒化物系III-V族化合物半導体装置の製造方法。

【請求項5】 前記不活性ガスが、He、Ar、Neのいずれかであることを特徴とする請求項1～4のいずれか1つに記載の窒化物系III-V族化合物半導体装置の製造方法。

【請求項6】 前記比抵抗 $1\Omega\text{cm}$ 以上 $1\times 10^5\Omega\text{cm}$ 以下を有するGaN層が、Mg又はZnをドーピングして形成されていることを特徴とする請求項1～5のいずれか1つに記載の窒化物系III-V族化合物半導体装置の製造方法。

【請求項7】 前記AlN層を形成する工程からSiドーピングAlGaN層を形成する工程までを分子線エピタキシー法を用いることを特徴とする請求項2～6のいずれか1つに記載の窒化物系III-V族化合物半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、窒化物系III-V族化合物半導体装置の製造方法に関し、特に、結晶性・電気的特性に優れたヘテロ構造電界効果形トランジスタ(HFET)をSiC基板上に再現性よく作製するた

めの製造方法に好適に使用できる。

【0002】

【従来の技術】従来、窒化物系III-V族化合物半導体のHFETとしては、米国特許第5296395号に開示された構造が一般的に用いられている。具体的には、サファイアからなる基板上に、AlNバッファ層、GaN層、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 層からなるHFETを順次積層させた半導体装置が記載されている。

【0003】また、HFETを作製するための基板材料として、サファイア基板より容易に入手可能なSiC基板がある。

【0004】HFETを作製する際、チャネル層のキャリアを得る方法としては、ピエゾ効果による方法と従来のGaAsと同じように障壁層(窒化物の場合AlGaN)にSiをドーピングする方法があるが、現在は、AlGaN:Siを用いる方法が主流となっている。ピエゾ効果を用いる場合、結晶の歪の微妙な変化によってキャリア濃度が変わるため、より安定したキャリアを得るためには、AlGaN:Si層を用いる方が再現性に優れている。

【0005】

【発明が解決しようとする課題】現在、SiC基板は、いくつかの企業から入手することが可能である。しかしながら、後述するように企業によって得られる特性は大きく異なり、その影響はサファイア基板の場合よりも著しいものとなっている。従ってSiC基板上のHFET特性は、SiC供給企業によって大きく異なる。

【0006】例えばa、b、cの異なる3社のSiC基板上に作製したHFETの構造図を図1(a)に、HFETの電気的特性を図2に示す。図1中、「un」はアンドープを意味する。図2において右下から左上に伸びる直線は、HFETの移動度がキャリア散乱によって決定されるラインを現している。a、b、cの異なる企業のSiC基板を用いた場合、同一の品質のSiC基板であれば本来得られる特性も同一であるので、電気的特性は一本の線の上に並ぶはずである。

【0007】しかしながら、結果は3社3様の依存性を示しており、これは、同じシートキャリア濃度における移動度で比較した場合、 $a>b>c$ の順に移動度が小さくなることを示している。この原因として、製造企業によってSiC基板表面の研磨状態に違いがあり、例の場合では $a<b<c$ の順にSiC基板の表面粗さが増加していることが挙げられる。

【0008】また、HFET特性の再現性にも問題があり、現状では安定した特性を有するSiC基板上のHFET構造の作製が困難であった。

【0009】

【課題を解決するための手段】かくして本発明によれば、窒化物系III-V族化合物半導体装置において、基板材料としてSiCを用い、該SiC基板を、水素雰

気中、塩化水素又は不活性ガスでエッチングする工程を経た後、該SiC基板上にAlN層を形成する工程と、更にその上に比抵抗 $1\Omega\text{cm}$ 以上 $1\times 10^5\Omega\text{cm}$ 以下を有するGaN層を形成する工程とを含む窒化物系III-V族化合物半導体装置の製造方法が提供される。

【0010】また、本発明によれば、窒化物系III-V族化合物半導体装置において、基板材料としてSiCを用い、該SiC基板を、塩化水素又は不活性ガスを含む水素雰囲気中でエッチングする工程を経た後、該SiC基板上にAlNエピタキシャルバッファ層を形成する工程と、更にその上に比抵抗 $1\Omega\text{cm}$ 以上 $1\times 10^5\Omega\text{cm}$ 以下を有するGaN層を形成する工程と、更にその上にアンドープGaN層を形成する工程と、更にその上にアンドープAlGaN層を形成する工程と、更にその上にSiドープAlGaN層を形成する工程とを含む窒化物系III-V族化合物半導体装置の製造方法が提供される。

【0011】

【発明の実施の形態】本発明によれば、SiC基板を、塩化水素又は不活性ガスを含む水素雰囲気中でエッチングし、SiC基板上に任意の厚さのAlN層（バッファ層）を形成し、更にその上に比抵抗 $1\Omega\text{cm}$ 以上 $1\times 10^5\Omega\text{cm}$ 以下を有するGaN層を順次形成することによって電気的特性及び再現性に優れた窒化物系III-V族化合物半導体装置を製造することが可能となる。より好ましいGaN層の比抵抗は、 $1\times 10^2\sim 1\times 10^5\Omega\text{cm}$ である。更に、GaN層上に、アンドープGaN層、アンドープAlGaN層、SiドープAlGaN層を順次形成することによって、より電気的特性及び再現性に優れた窒化物系III-V族化合物半導体装置を製造することも可能となる。

【0012】前記塩化水素又は不活性ガスを含む水素雰囲気中でエッチングする工程において、塩化水素又は不活性ガスの濃度は、0.1%以上5%以下（体積%）であることが好ましい。この濃度範囲にすることで、SiC基板の研磨傷をほぼ完全に除去することが可能となり、更にHFETの形成に有効なステップ構造が得られるようになる。0.1%よりも小さい濃度ではエッチングが進まない恐れがあり、5%よりも大きいとエッチングによって表面が荒れてしまう恐れがあるので好ましくない。より好ましい濃度範囲は、0.1~3%である。

【0013】前記塩化水素又は不活性ガスを含む水素雰囲気中でエッチングする工程において、エッチング時の基板温度は、 1000°C 以上 1800°C 以下であることが好ましい。この温度範囲にすることで、SiC基板の研磨傷をほぼ完全に除去することが可能となり、更にHFETの形成に有効なステップ構造が得られるようになる。 1000°C よりも低い温度ではエッチングが進まない恐れがあり、 1800°C よりも大きいと急速なエッチングによって表面が荒れてしまう恐れがあるので好ま

くない。より好ましい温度範囲は、 $1200\sim 1600^\circ\text{C}$ である。

【0014】前記不活性ガスは、He、Ar、Neのいずれかであることが好ましい。これらの不活性ガスは、新たな反応によるSiCとの複合生成物が生じない。そのため反応が単純に進むために好ましい。

【0015】前記比抵抗 $1\Omega\text{cm}$ 以上 $1\times 10^5\Omega\text{cm}$ 以下を有するGaN層は、Mg又はZnをドーピングして形成されていることが好ましい。このドーピングにより、安定した高抵抗GaNの形成が可能となる。

【0016】前記AlN層を形成する工程からSiドープAlGaN層を形成する工程までを分子線エピタキシー法を用いることが好ましい。分子線エピタキシー法を用いることで、ヘテロ接合界面あるいは結晶成長を制御性よく作製することが可能となる。

【0017】なお、AlN層、GaN層、アンドープGaN層、アンドープAlGaN層及びSiドープAlGaN層の厚さは、それぞれ $10\sim 300\text{nm}$ 、 $50\sim 200\text{nm}$ 、 $1\mu\text{m}\sim 5\mu\text{m}$ 及び $10\sim 40\text{nm}$ であることが好ましい。

【0018】以下、本発明を図2~5により詳細に説明する。

【0019】本発明の窒化物系III-V族化合物半導体装置の製造方法は、SiC基板上を塩化水素又は不活性ガスを含む水素雰囲気中でエッチングし、該SiC基板上にAlN層を形成し、更にその上に比抵抗 $1\Omega\text{cm}$ 以上 $1\times 10^5\Omega\text{cm}$ 以下を有するGaN層を形成する工程を含んでいる。更に、GaN層上に、アンドープGaN層を形成し、更にその上にアンドープAlGaN層を形成し、更にその上にSiドープAlGaN層を形成する工程を含んでいる。

【0020】従来の方法では、図2に示すように基板の製造企業によりHFETの電気的特性に差がある。これはSiC基板の表面粗さに起因するものであり、表面粗さの違いにより同じシートキャリア濃度における移動度に変化するためである。

【0021】本発明による半導体装置の製造方法では、AlN層を形成する前に、良好なHFET特性を再現性よく得るために、SiC基板の表面状態の傷を可能な限り無くし平坦にする処理が行われる。その処理方法は、塩化水素又は不活性ガスを含む水素雰囲気中でエッチングである。

【0022】例えば、HFET特性を再現性よく得るための第1段階として、塩化水素又は不活性ガスを含む水素雰囲気中で、基板温度 1500°C 前後でエッチングすることによって表面に残った研磨傷が消失し（図3）、すべての基板上のHFETの電気的特性は、一本の線の上に並ぶようになる（図2のエッチング適用の線）。図3は、原子間力顕微鏡（AFM）による写真である。

【0023】本発明では、更に再現性をよくするため

に、更に第2段階として以下に述べる製造方法を採用している。

【0024】図2に示すように、HFETのシートキャリア濃度は、AlN層の厚さに依存して変化（図2中30nm→160nm）し、サファイア基板上とSiC基板上ではHFET構造を作製する際に重要となる成長条件や構造的なパラメータが異なっている。そのため、特にSiC基板上では、HFET特性の再現性等に問題が残っていた。

【0025】これは、図4に示すように、SiC基板上のAlN層が歪を受けることによってピエゾ効果が発生してAlN層直上にキャリアが供給され、その結果GaN層へキャリアが供給されるようになるためである。

【0026】ところが、このキャリア濃度はAlN層の結晶性及び厚みによって大きく変化し、常に一定の値にすることは困難である。AlN層の結晶性は、成長条件だけでなくSiC基板の表面粗さによっても影響を受けるが、その影響は第1段階のSiC表面のエッチングで回避できる。

【0027】AlN層厚変化の影響は、GaN層へのキャリア供給量に変化をもたらす再現性にも影響するため、これらの問題を回避するためにはAlN層からGaN層へのキャリアの流入を完全に遮断する必要がある。この役目を果たすために比抵抗 $1\Omega\text{cm}$ 以上 $1\times 10^5\Omega\text{cm}$ 以下を有する高抵抗GaN層（例えばGaN:MgやGaN:Zn）をAlN層の直上に形成する。高抵抗GaN層を挟むことでAlN層からのキャリアの流入を防ぐことができるので、図5に示すようにGaN層本来の特性を評価することが可能となった。

【0028】AlN層からのキャリアがAlGaN/GaNヘテロ接合界面に到達しなくなることでAlGaN/GaNヘテロ接合界面のシートキャリア濃度は、GaNアンドープ層のキャリア濃度に対応したシートキャリア濃度となり、アンドープGaN層の品質にもよるが、例えば $1\times 10^{12}\text{cm}^{-2}$ 程度の値となる。しかしながら、HFETとして機能させるためには、 $1\times 10^{13}\text{cm}^{-2}$ のシートキャリア濃度を再現性よく得ることが好まれる。

【0029】そこで、再現性よくHFET特性を得るための第3段階として、アンドープAlGaN層の上にSiドーパAlGaN層を設ける。このことによって、再現性よくキャリアを供給することができ、安定なHFET特性が得られるようになる。

【0030】

【実施例】以下に本発明の具体的形態を実施例により説明するがこれら実施例により何ら制限を受けるものではない。

【0031】（実施例1）a、b、c 3社のSiC基板を、塩化水素0.3%を含む水素雰囲気（HCl流量3sccm、H₂流量1slm）で、基板温度1500

℃とし、10分間のエッチングを行った。

【0032】エッチング前は各基板とも研磨による傷が多少見られたが、エッチングを施すことによってSiC基板の積層に起因したステップ構造がすべての基板に現れるようになった（図3）。この後、図1(a)に示すHFETを作製しその特性を調べたところ、図2の一番右側の線上に3社の特性がのるようになり、基板依存性は解消された。

【0033】同じように3%アルゴンArを含む水素雰囲気中でエッチングした場合図2の一番右側の線と同一線上にのっている。

【0034】塩化水素及び不活性ガスの濃度範囲としては、0.1%以上5%以下が好ましい。0.1%未満ではエッチングの速度が遅いために長時間のエッチングが必要となり、逆に5%より大きいとエッチングによる表面荒れが生じるようになる恐れがあるため好ましくない。同じように基板温度1000℃以下ではエッチングが起こりにくく、1800℃以上ではエッチングが早すぎるため荒れてしまう恐れがあるため好ましくない。

【0035】（実施例2）次に高抵抗GaN層を挿入した場合と挿入しない場合のHFET特性を比較する。ここでは、図1(b)の構造を用いている。高抵抗GaN層としてMgドーパGaN層を用いているがZnを用いてもよい。

【0036】Mg及びZnのドーパ量としては、アンドープGaN層のn形キャリアのバックグラウンドと同程度必要であり、 $1\times 10^{16}\text{cm}^{-3}$ 以上 $1\times 10^{19}\text{cm}^{-3}$ 以下であることが好ましい。 $1\times 10^{16}\text{cm}^{-3}$ 未満の場合、GaN層を高抵抗にすることが困難であるため好ましくなく、また $1\times 10^{19}\text{cm}^{-3}$ より多いとGaNの結晶性が悪化する恐れがあるため好ましくない。より好ましいドーパ量は、 $1\times 10^{17}\sim 5\times 10^{18}\text{cm}^{-3}$ の範囲である。

【0037】MgドーパGaN層を挿入することによって、AlN層からのヘテロ接合界面へのキャリアの注入が減少し、その結果、アンドープGaN層のバックグラウンドの電気的特性を反映した $1\times 10^{12}\text{cm}^{-2}$ のシートキャリア濃度が得られるようになる。この値はGaNの特性を反映しているため、AlN層の厚さを変えても変化せず、再現性が良好である（図5）。

【0038】（実施例3）高抵抗GaN層の導入によって減少したシートキャリア濃度を最適化するためには、AlGaN層からキャリアを供給する必要がある。このために、アンドープAlGaN層の上にSiドーパAlGaN層を成長し、そのSi濃度を変化することで再現性よくシートキャリア濃度を制御できるようになる。

【0039】図5にAlGaN:Si層のSi濃度を变化させた場合のシートキャリア濃度と移動度の関係を表す。Si濃度を徐々に増やすことによって、シートキャリア濃度が増加し、それに伴って（シートキャリア濃度

の1.5乗に比例して)移動度が上昇し、Si濃度を選ぶことによって、シートキャリア濃度 $1 \times 10^{13} \text{ cm}^{-2}$ において移動度 $2000 \text{ cm}^2/\text{Vs}$ が得られるようになった。

【0040】(実施例4)図1(a)～(c)に示す各

段階でHFETを作製し、その特性がどのように変化するかを表1にまとめる。基板としてa社を用い、AlN層の厚さを30nm一定とした。

【0041】

【表1】

基板状態	シートキャリア濃度 (cm^{-2})	移動度 (cm^2/Vs)	最大発振周波数 (GHz)
As-received	3.5×10^{13}	300	30
+HCl エッチング	2.6×10^{13}	800	100
+GaN:un層	1.0×10^{13}	180	5
+AlGaN:Si層	1.0×10^{13}	2000	150

【0042】表1から、購入直後(as-received)の基板に比べ、+AlGaN:Si層の場合移動度で6倍以上、最大発振周波数で5倍の改善が見られた。AlGaN:Si層を挿入しない場合には、as-receivedよりも悪くなっているが、これはシートキャリア濃度が小さく移動度も小さいためである。しかしながら結晶の品質としては、as-receivedよりも優れている。

【0043】

【発明の効果】本発明において見出した製造方法を用いることで、結晶性・電気的特性及び再現性に優れたHFETが作製可能となる。

【図面の簡単な説明】

【図1】各実施例のHFETを示す図である。

【図2】HFET特性の基板依存性と実施例1の結果を

示す図である。

【図3】エッチング前後のSiC表面のAFM像を示す写真である。

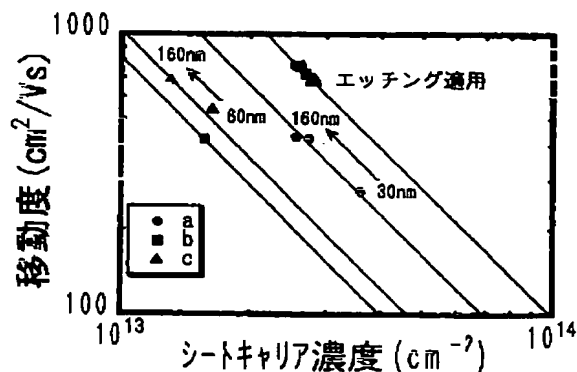
【図4】ピエゾ効果の影響を示す図である。

【図5】高抵抗GaN層の効果(実施例2)及びAlGaN:Si層の効果(実施例2及び3)を示す図である。

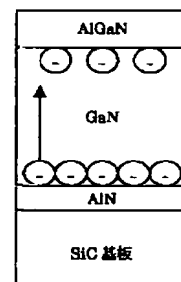
【符号の説明】

- 1 SiC基板
- 2 AlN層
- 3 GaN:un層
- 4 AlGaN:un層
- 5 高抵抗GaN層
- 6 AlGaN:Si層

【図2】



【図4】



【図1】

4	AlGaIn:un
3	GaN:un
2	AlN
1	SiC 基板

(a)

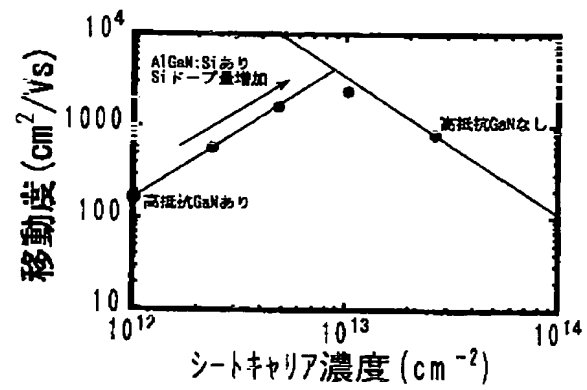
4	AlGaIn:un
3	GaN:un
5	GaN:Mg
2	AlN
1	SiC 基板

(b)

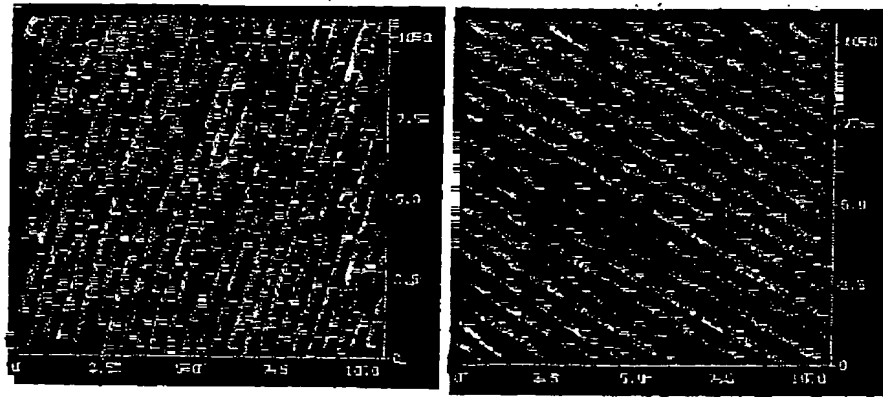
8	AlGaIn:Si
4	AlGaIn:un
3	GaN:un
5	GaN:Mg
2	AlN
1	SiC 基板

(c)

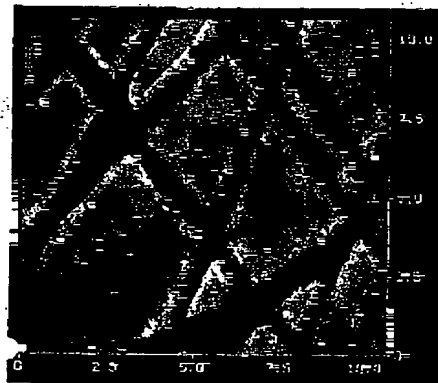
【図5】



【図3】



エッチング後



エッチング前

フロントページの続き

(72)発明者 寺口 信明
大阪府大阪市阿倍野区長池町22番22号 シ
ヤープ株式会社内
(72)発明者 鈴木 彰
大阪府大阪市阿倍野区長池町22番22号 シ
ヤープ株式会社内

Fターム(参考) 5F004 AA07 DA23 DA24 DA29 DB19
5F045 AB09 AB14 AB17 AF02 BB03
BB16 HA03
5F102 GB01 GC01 GD01 GJ02 GK04
GL04 GM04 GM08 HC15